

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

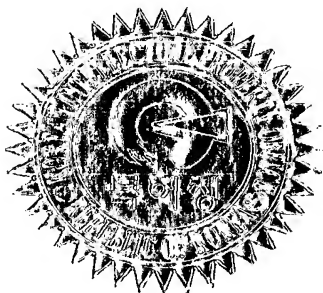
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2002년 제 56333 호
Application Number PATENT-2002-0056333

출원년월일 : 2002년 09월 17일
Date of Application SEP 17, 2002

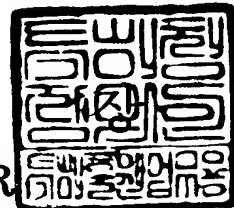
출원인 : 삼성전자 주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2002 년 10 월 01 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2002.09.17
【발명의 명칭】	반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법 및 샌딩 제어장치
【발명의 영문명칭】	method for controlling probe tips sanding in semiconductor device testing equipment and sanding control apparatus
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	김능균
【대리인코드】	9-1998-000109-0
【포괄위임등록번호】	2001-022241-9
【발명자】	
【성명의 국문표기】	정광웅
【성명의 영문표기】	CHEONG, Kwang Yung
【주민등록번호】	631227-1621614
【우편번호】	330-771
【주소】	충청남도 천안시 신방동 두레현대아파트 205동 2204호
【국적】	KR
【발명자】	
【성명의 국문표기】	김준성
【성명의 영문표기】	KIM, Jun Sung
【주민등록번호】	750816-1005414
【우편번호】	135-080
【주소】	서울특별시 강남구 역삼동827-15 현대빌라 b-1
【국적】	KR

【발명자】**【성명의 국문표기】**

최병욱

【성명의 영문표기】

CHOI, Byung Wook

【주민등록번호】

660315-1148835

【우편번호】

137-130

【주소】

서울특별시 서초구 양재동 154-2 우성아파트 106동 507호

【국적】

KR

【심사청구】

청구

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
김능균 (인)

【수수료】**【기본출원료】**

20 면 29,000 원

【가산출원료】

4 면 4,000 원

【우선권주장료】

0 건 0 원

【심사청구료】

10 항 429,000 원

【합계】

462,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

EDS 테스트 시에 프로브 팁과 패드간의 접촉저항 증가에 따른 반도체 소자의 과도 폐기 문제를 최소화할 수 있는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법 및 샌딩 제어장치가 개시된다. 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법은, 웨이퍼 레벨에서 프로빙된 칩 내의 모든 패드들에 대한 저항값을 측정하여 저장하는 단계와, 상기 저장된 저항값들 중에서 최대 저항값이 설정된 접촉저항 기준값 이상이면 연속 폐일 카운팅 값과 및 누적 폐일 카운팅 값을 증가시키는 단계와, 연속 또는 누적 폐일 카운팅 값이 설정된 횟수 기준값 이상인 경우에 자동 샌딩 명령을 생성하여 프로브 팁 샌딩이 자동으로 수행되도록 하는 단계를 가짐을 특징으로 한다.

【대표도】

도 6

【색인어】

반도체 소자 테스트 장치, 프로브 팁 샌딩, 접촉저항, 자동샌딩 제어

【명세서】**【발명의 명칭】**

반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법 및 샌딩 제어장치{method for controlling probe tips sanding in semiconductor device testing equipment and sanding control apparatus}

【도면의 간단한 설명】

도 1은 EDS 테스트 시 프로브 팁의 샌딩 주기 최적화를 설명하기 위한 도면

도 2는 웨이퍼내의 테스트 대상 칩들을 보인 도면

도 3은 도 2중 칩내의 패드들의 일부를 보인 도면

도 4는 도 3중 일부 상세도

도 5는 본 발명의 실시 예에 따른 EDS 테스트 시스템의 블록도

도 6은 도 5중 테스트 장치의 구체적 블록도

도 7은 도 5중 사용자 단말의 동작제어 흐름도

도 8은 도 5중 서버의 동작제어 흐름도

도 9는 본 발명에 따른 테스트 장치의 프로브 팁 샌딩 제어흐름도

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <10> 본 발명은 반도체 소자의 테스트 장치에 관한 것으로, 특히 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법 및 샌딩 제어장치에 관한 것이다.
- <11> 본 분야에서 잘 알려진 EDS(Electrical Die Sorting) 테스트는 패키지 테스트와는 달리 아직 완전한 반도체 소자의 형태를 갖추지 않은 웨이퍼 레벨에서 행해지는 반도체 소자의 테스트이기 때문에 프로브 카드(Probe Card)라는 매개체가 테스트를 위해 사용된다. 프로브 카드에서 직접적으로 웨이퍼내의 반도체 소자와 접촉(Contact)되는 부분은 프로브 카드의 팁(Tip)이다. 팁이 반도체 소자의 패드와 접촉할 때 패드의 주 구성성분에 의해 형성된 산화 알루미늄(Al_2O_3)가 팁에 부착되면 콘택 저항을 증가시키게 된다. 그러한 콘택 저항의 증가는 기본적인 DC항목 측정 중의 하나인 오픈/쇼트 테스트(O/S Test), 아날로그 블록 테스트에서 수행되는 ADC(Analog to Digital Converter) 및 DAC의 선형성(Linearity), 게인 에러(Gain error) 등의 측정과정에서 정상적인 콘택을 저해하기 때문에 반도체 소자의 과도 폐기(Over-kill)를 유발한다. 정상적인 반도체 소자가 테스트 과정에서 불량으로 오인되어 폐기될 경우에 수율(yield)은 현저히 감소되어 제조원가의 상승을 초래한다.
- <12> 또한, 중요하게도 수율이 감소되어 테스트 초기단계에서 기본적으로 세팅(Setting)되어 있는 최저 임계수율 이하로 떨어질 경우에 테스트 장치는 자동적으로 테스트 동작

을 멈추게 된다. 따라서, 팁의 콘택 저항 증가문제에 기인하는 수율 감소는 장비 가동율 까지도 저하시키는 요인으로 작용한다.

<13> 상기한 수율 감소 및 장비 가동율 저하문제를 해결하기 위해 종래에는 매 일정 주기로 프로브 팁을 샌딩하거나 일정 테스트의 진행 후 마다 테스트 운영자가 샌딩명령을 인가하는 것에 의해 획일적으로 프로브 팁을 샌딩해왔다. 따라서, 상기한 종래의 방법은 테스트 운영자의 경험적 재량에 의한 것이므로 공정마다 혹은 반도체 소자 마다 패드의 재질이 각기 상이하다는 사실에 비추어 볼 때 과도 폐기의 문제를 항시 안고 있다.

<14> 반면에, 과도 폐기의 문제를 막기 위하여 너무 잦은 주기로 프로브 팁의 샌딩을 실시할 경우에 샌딩 타임의 증가로 인한 전체 테스트 타임이 길어질 뿐 만 아니라 프로브 팁의 수명도 단축되는 문제가 있다.

【발명이 이루고자 하는 기술적 과제】

<15> 따라서, 본 발명의 목적은 상기한 종래의 문제점들을 해결할 수 있는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법을 제공함에 있다.

<16> 본 발명의 다른 목적은 프로브 팁의 샌딩주기를 최적화할 수 있는 반도체 소자 테스트 장치의 샌딩 제어장치를 제공함에 있다.

<17> 본 발명의 또 다른 목적은 EDS 테스트 시에 프로브 팁과 패드간의 접촉저항 증가에 따른 반도체 소자의 과도 폐기 문제를 최소화할 수 있는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법 및 샌딩 제어장치를 제공함에 있다.

- <18> 본 발명의 또 다른 목적은 최적화된 주기로 프로브 팁 샌딩을 수행하여 테스트 타임을 줄이고 프로브 팁의 수명을 최적화할 수 있는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법 및 샌딩 제어장치를 제공함에 있다.
- <19> 상기한 목적들을 달성하기 위한 본 발명의 기술적 특징에 따른 프로브 팁 샌딩 제어방법은, 웨이퍼 레벨에서 프로빙된 칩 내의 모든 패드들에 대한 저항값을 측정하여 저장하는 단계;
- <20> 상기 저장된 저항값들 중에서 최대 저항값이 설정된 접촉저항 기준값 이상이면 연속 패일 카운팅 값과 및 누적 패일 카운팅 값을 증가시키는 단계; 및
- <21> 연속 또는 누적 패일 카운팅 값이 설정된 횟수 기준값 이상인 경우에 자동 샌딩 명령을 생성하여 프로브 팁 샌딩이 자동으로 수행되도록 하는 단계를 가짐을 특징으로 한다.
- <22> 본 발명의 또 다른 기술적 특징에 따라, 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어장치는:
- <23> 프로브 카드에 연장된 프로브 팁들을 샌딩하기 위한 샌딩 메카니즘과;
- <24> 웨이퍼 레벨에서 프로빙된 칩 내의 모든 패드들에 대한 저항값을 측정하여 저장하고, 상기 저장된 저항값들 중에서 최대 저항값이 설정된 접촉저항 기준값 이상이면 연속 패일 카운팅 값과 및 누적 패일 카운팅 값을 증가시키고, 상기 연속 또는 누적 패일 카운팅 값이 설정된 횟수 기준값 이상인 경우에 자동 샌딩 명령을 생성하여 상기 샌딩 메

카니즘을 구동하는 샌딩 구동부로 인가하는 제어부를 구비하여, 상기 프로브 팁들에 대한 샌딩이 자동으로 수행되도록 하는 것을 특징으로 한다.

【발명의 구성 및 작용】

<25> 이하에서는 본 발명의 실시예에 따른 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법 및 샌딩 제어장치가 첨부된 도면들을 참조하여 설명된다. 비록 다른 도면에 표시되어 있더라도 동일 내지 유사한 기능을 가지는 구성요소들은 동일 내지 유사한 참조 부호로서 나타나 있다.

<26> 도 1은 EDS 테스트 시 프로브 팁의 샌딩 주기 최적화를 설명하기 위한 도면이다. 도면에서 테스트의 시작 시점에서 테스트의 끝 시점 까지는 3개의 샌딩 주기 포인트 A,B,C가 존재함을 알 수 있다. 여기서, 주기 포인트 A에서 프로브 팁의 샌딩이 수행되면, 너무 빠른 주기로 샌딩이 이루어져 전체 테스트 타임이 길어지고 프로브 팁의 수명도 단축된다. 또한 주기 포인트 C에서 샌딩이 수행되면 너무 늦은 주기로 샌딩이 이루어져 접촉 저항의 증가에 기인한 과도 폐기 문제 및 장비 가동을 저하문제가 발생할 수 있다. 한편, 주기 포인트 B에서 프로브 팁의 샌딩이 수행될 경우에 샌딩 주기의 최적화로 인하여 주기 포인트 A 및 C의 샌딩 시에 발생하던 문제들이 말끔히 해결된다. 따라서, 최적화된 샌딩 주기를 정확하게 찾아 내고 그 찾아진 시점에서 즉시 샌딩을 할 것이 요구됨을 알 수 있다.

<27> 도 2는 웨이퍼내의 테스트 대상 칩들을 보인 도면으로서, 한 장의 웨이퍼(110)에는 복수의 칩들(100,101)존재하는 것이 보여진다. 여기서, 하나의 칩(100)은 도 3과 같이

일반적으로 구성될 수 있다. 도 3에는 도 2중 칩(100)내의 패드들(10-10n)의 일부를 포함하는 구성이 보여진다.

<28> 도 3을 참조하면, 반도체 소자를 구성하는 칩(100)에는 복수의 패드들(10-10n)과, 복수의 정전방전 보호(ESD)용 소자들(20-20n), 및 복수의 내부회로들(30-30n)이 존재하며, 상기 복수의 내부회로들(30-30n)은 메모리 셀 어레이(40)와 연결될 수 있다. 여기서, 상기 패드(10)와, 정전방전 보호용 소자(20)와, 내부회로 예컨대 입력 버퍼(30)간의 상호 연결은 도 4와 같이 되어 있는 것이 통상적이다. 즉, 도 4는 도 3중 일부 상세도를 나타낸다.

<29> EDS 테스트 시스템내의 테스트 장치는 EDS 테스트의 수행하기 위해 도시되지 아니한 프로브 팁들을 통하여 도 3의 패드들(10-10n)과 전기적으로 연결된다. 여기서, 각기 하나의 프로브 팁은 각기 하나의 패드와 대응되어 접촉된다. 하나의 칩에 대한 테스트가 완료되면 또 다른 칩의 테스트를 위해 프로브 팁은 이동되어 또 다른 칩의 패드와 접촉된다. 그러한 반복적 접촉과정에서 패드 재질에 의해 형성된 산화 알루미늄이 프로브 팁에 부착되면 프로브 팁의 접촉 저항은 점차로 증가하게 된다. 따라서, 접촉 저항의 증가를 모니터링하여 도 1을 통해 설명한 바와 같이 최적화된 샌딩 주기를 정확하게 찾아내고 그 찾아진 시점에서 즉시 샌딩을 수행하는 것이 필요하다.

<30> 따라서, 본 발명에서는 도 5와 같은 테스트 시스템을 구성하여 접촉 저항의 증가를 모니터링하고 자동샌딩을 수행한다. 도 5는 본 발명의 실시 예에 따른 EDS 테스트 시스템의 블록도로서, 사용자 단말(50), 서버(55), 및 테스트 장치(60)를 포함하고 있다. 상기 사용자 단말(50)은 테스트 운영자의 각종 명령, 데이터 및 각종 설정 값들을 받아 상기 서버(55)에 전송하는 역할을 한다. 상기 서버(55)는 상기 사용자 단말(50)로부터 전

송된 명령 및 설정 값들에 응답하여 테스트 프로그램 조건을 갱신하고 상기 테스트 장치(60)로 갱신된 프로그램을 다운로드하는 역할을 한다. 또한, 상기 서버(55)는 EDS 테스트 수행에 필요한 제반 동작을 제어하는 프로그램 및 각종 데이터를 내부의 메모리에 내장하고 있다. 상기 테스트 장치(60)는 상기 서버(55)로부터 테스트 프로그램 및 본 발명에 관련된 샌딩 프로그램을 다운로드 받아 접촉 저항의 증가를 모니터링하고 자동 샌딩 명령을 샌딩 메카니즘에 인가하는 역할을 한다. 프로브 팁과 패드와의 접촉 저항은 프로브 팁에 이물질이 부착되면 될수록 증가하는데, 본 발명의 테스트 장치(60)는 이러한 현상을 이용하여 접촉 저항을 증가를 모니터링하게 된다.

<31> 도 6은 도 5중 테스트 장치의 구체적 블록도로서, 라인(L1)을 통하여 상기 서버(55)와 연결된 인터페이스(61), 프로그램을 저장하는 EEPROM(64), 작업용 메모리로서의 RAM(65), 테스트와 관련된 정보를 디스플레이하는 디스플레이부(62), 프로브 카드를 구동하기 위한 프로브 카드 구동부(66), 프로브 팁을 연마하기 위한 샌딩 구동부(67), 카운팅 데이터를 저장하는 제1,2 카운터들(68,69)과, 상기한 회로블록들과 연결되어 EDS 테스트에 관련된 제반동작을 제어하며 접촉 저항의 증가에 따라 프로브 팁이 자동으로 샌딩되도록 제어하는 CPU(63)로 구성된다. 여기서, 상기 인터페이스(61)의 입력라인(L2)에는 칩내의 패드들에 대하여 측정된 저항값들이 인가된다.

<32> 도 7은 도 5중 사용자 단말(50)의 동작제어 흐름도로서, 접촉저항 기준값을 설정하는 단계(S70)와, 연속 페일 카운팅 기준값을 설정하는 단계(S71)와, 누적 페일 카운팅 기준값을 설정하는 단계(S72)와, 설정된 데이터를 전송하는 단계(S73)로 이루어진다.

<33> 도 7에서, 테스트 운영자가 상기 사용자 단말(50)의 조작부를 통하여 접촉저항 기준값, 연속 페일 카운팅 기준값, 그리고 누적 페일 카운팅 기준값을 입력하거나 리스팅

되어진 메뉴중에서 특정한 값을 선택하면, 상기 단계들(S70,S71,S72)은 상기 사용자 단말(50)내의 제어부에 의해 실행된다. 또한, 상기 테스트 운영자가 키 입력부에 구비된 전송 키를 누르게 되면 상기 단계(S73)가 실행되어 서버(55), 및 테스트 장치(60)는 설정된 데이터를 수신할 수 있게 된다. 비록 도면에서는 상기 사용자 단말(50)이 상기 서버(55)와 연결되어 있는 것으로 나타났지만, 사안이 변경되는 경우에 상기 사용자 단말(50)은 상기 테스트 장치(60)의 인터페이스(61)에 직접적으로 연결될 수 있음은 물론이다.

<34> 칩(100)내의 복수의 패드들(10-10n)의 접촉 저항값들은 패키지 레벨에서 인가되는 정도의 전류를 상기 패드들(10-10n)에 인가한 후 전압을 각기 측정함으로써 구하여진다. 여기서, 패드들(10-10n)의 저항값들을 모두 합한 다음 패드 개수로 나누면 평균 접촉저항 값이 얻어진다. 만약, 새로운 반도체 제품의 테스트 시에 상기 평균 접촉저항 값에서 기설정된 저항값을 합하거나 빼어 보상 평균 접촉저항 값을 구할 필요가 있다. 패드의 측정 접촉 저항값이 상기 보상 평균 접촉저항 값을 기준으로 허용된 오차범위를 벗어나는 경우에 접촉 페일(fail)로 판정된다.

<35> 상기 접촉저항 기준값은 다음과 같이 통계적 기법으로 설정될 수 있다. 예컨대 도 2의 웨이퍼(110)내에 만들어진 복수의 칩들(100,101)중 하나 또는 복수개의 다이(Die)에 대한 패드 오픈/쇼트 테스트 진행중에 저항값 측정 프로그램에 의해 측정된 저항값들을 누적하여 평균값을 계산한 다음, 그 계산된 평균값에 허용 저항오차(C)를 합한 값을 상기 접촉저항 기준값으로 설정할 수 있다. 이 경우에 상기 접촉저항 기준값은 통계에 의해 설정된 기준값이 된다.

- <36> 상기 연속 페일 카운팅 기준값은, 인접한 다이들에서 접촉 페일이 연속적으로 발생할 경우에 몇 회까지 허용하고 자동샌딩을 실시 할 것인가를 정하는 값을 의미한다. 예를 들어, 연속 페일 카운팅 기준값을 5로 정한 경우에 접촉 페일이 연속하여 테스트되는 다이들에서 5회 발생하였다면 자동샌딩이 실시되는 것이다.
- <37> 상기 누적 페일 카운팅 기준값은, 접촉 페일이 다수의 다이들에서 불규칙적으로 발생시 누적된 횟수를 몇 회까지 허용하고 자동샌딩을 실시 할 것인가를 정하는 값을 의미한다. 예를 들어, 누적 페일 카운팅 기준값을 15로 정한 경우에 접촉 페일이 테스트 다이들에서 15회째 누적적으로 발생하였다면 자동샌딩이 실시되는 것이다.
- <38> 상기 연속 페일 카운팅 기준값 및 상기 누적 페일 카운팅 기준값도 통계적 데이터에 의해 미리 설정된다.
- <39> 도 8은 도 5중 서버의 동작제어 흐름도이다. 서버의 제어부는 단계(S80)에서 초기화를 수행한 후, 단계(S81)에서 샌딩 조건 설정모드가 되면 사용자 단말로부터 데이터를 수신하고(S82단계), 테스트 프로그램 조건을 갱신하고(S83단계), 테스트 장치로 갱신된 프로그램을 전송하여(S84단계), 테스트 장치에 프로그램이 다운로드되도록 한다.
- <40> 도 9는 본 발명에 따른 테스트 장치의 프로브 팁 샌딩 제어흐름도로서, 단계(S90) 내지 단계(S100)으로 이루어져 있다.
- <41> 도면을 참조하면, 단계(S90)에서 도 6내의 CPU(63)는 초기화를 실시한다. 이 때 각종 레지스터 및 카운터는 초기값으로 세트된다. 단계(S91)에서 상기 CPU(63)는 패드저항 테스트 모드인가를 체크한다. 상기 패드저항 테스트 모드의 진입은 상기 장치 운영자가 사용자 단말을 통해 명령을 미리 입력하여 두었거나, EDS 테스트 모드에서 자동으로 명

령이 발생되게 하는 것에 달성된다. 패드저항 테스트 모드일 경우에 단계(S92)에서 프로빙된 칩 내의 모든 패드들에 대한 저항값 측정 및 저장이 수행된다. 여기서, 저항 측정기를 통해 측정될 수 있는 접촉 저항 측정 값은 도 6의 입력 라인(L2)을 통해 인터페이스(61)에 인가된다. 상기 CPU(63)는 라인(L3)을 통해 디지털화된 접촉저항 측정 값을 직렬 또는 병렬로 수신하여 메모리(65)의 저장영역들에 저장한다. 웨이퍼내의 하나의 다이에 대한 패드들의 저항측정이 완료되면, 단계(S93)에서 상기 CPU(63)는 상기 저장영역들을 액세스하여 저장된 접촉저항 측정값들중 최대 저항값을 리드(read)한다. 단계(S94)에서 상기 리드된 최대 저항값은 상기 설정된 접촉저항 기준값과 비교되고, 최대 저항값이 상기 접촉저항 기준값 이상이면 단계(S95)에서 상기 CPU(63)는 제1,2 카운터(68,69)에 인에이블 신호를 인가하여 연속 페일 카운팅 값과 및 누적 페일 카운팅 값이 증가되도록 한다.

<42> 단계(S96)또는 단계(S97)를 통해, 연속 또는 누적 페일 카운팅 값이 각기 설정된 횃수 기준값들(RFC,RFM)이상인 경우에 상기 CPU(63)는 단계(S98)에서 자동 샌딩 명령을 생성하여 프로브 팁 샌딩이 자동으로 수행되도록 한다. 상기 프로브 팁 샌딩 명령은 상기 CPU(63)가 라인(L8)을 통해 샌딩 구동부(67)에 구동신호를 인가함으로써 구현된다. 이에 따라 샌딩 구동부(67)는 샌딩 메카니즘을 구동하여 프로브 팁의 자동 샌딩이 이루어지도록 한다. 상기 횃수 기준값들(RFC,RFM)은 상기 연속 페일 카운팅 기준값 및 누적 페일 카운팅 기준값에 각기 대응한다. 단계(S99)에서 상기 CPU(63)는 상기 제1,2 카운터(68,69)에 리셋신호를 인가하여 카운팅 값들이 리셋되게 한다. 하나의 다이에 대한 패드 저항 테스트가 완료되고 자동샌딩 명령의 생성유무에 관계 없이 단계(S100)에서 다음 칩

의 프로빙이 수행된다. 이 때, 상기 CPU(63)는 라인(L7)을 통해 프로브 카드 구동부를 제어하고, 상기 프로브 카드 구동부(66)는 프로브 카드를 구동한다.

<43> 만약, EDS 테스트 시에 초기 패일이 연속적으로 발생한다면 샌딩 조건 등의 기본적인 셋업(Set-up)이상으로 간주하여 자동 샌딩 후에 첫 번째 다이부터 재 테스트(Re-test)할 수 있는 기능도 추가할 수 있을 것이다.

<44> 또한, 도 9의 단계들은 본 발명에 의해 수행되는 ISS(Intelligent Sanding System) 모드를 설명한 것이지만, 초기에는 노말 모드로 진행하고 과도 폐기가 설정된 다이 개수 이상일 경우에 상기 ISS 모드로 전환되게 프로그램을 구성할 수 도 있다.

<45> 상기 도 9에서 보여지는 프로브 팁 샌딩의 제어흐름은 통계적인 데이터를 기준으로 정확히 프로브 팁 샌딩을 적기에 수행하므로, 오픈/쇼트 테스트나 아나로그 항목 테스트에서 패드 저항의 오측정에 의한 과도 폐기 문제를 최소화하고, 잦은 샌딩에 의하여 발생하는 샌딩 타임의 증가 문제 및 프로브 팁의 수명 단축 문제를 해결한다.

<46> 결과적으로, 본 발명에 따른 ISS 테스트는 종래의 테스트 운영자의 재량에 의한 경험적, 비통계적 샌딩 주기 부여 방법에서 탈피하여 운영자의 재량과 통계적 결과를 더한 실측적, 통계적 방법으로 샌딩 주기를 결정함으로써, 칩의 과도 폐기 문제 해결과 아나로그 블록 검증을 정확히 할 수 있는 장점을 제공한다.

<47> 상기한 설명에서는 본 발명의 실시 예를 위주로 도면을 따라 예를 들어 설명하였지만, 본 발명의 기술적 사상의 범위 내에서 본 발명을 다양하게 변형 또는 변경할 수 있음은 본 발명이 속하는 분야의 당업자에게는 명백한 것이다. 예를 들어, 사안이 다른 경

우에 테스트 장치의 세부 구조 또는 테스트 제어흐름을 다양한 형태로 변경할 수 있음은 물론이다.

【발명의 효과】

<48> 상기한 바와 같이 본 발명에 따르면, EDS 테스트 시에 정상적인 접촉을 저해하는 요소를 제거하므로 반도체 소자의 과도 폐기 문제가 최소화되어 수율이 향상되는 효과가 있다. 또한, 적절한 주기로 프로브 팁 샌딩을 행하므로 샌딩 타임이 최소화되고 프로브 팁의 수명이 최적화되고 장비 가동율이 향상되는 장점이 있다.

【특허청구범위】**【청구항 1】**

반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법에 있어서:

웨이퍼 레벨에서 프로빙된 칩 내의 모든 패드들에 대한 저항값을 측정하여 저장하는 단계;

상기 저장된 저항값들 중에서 최대 저항값이 설정된 접촉저항 기준값 이상이면 연속 패일 카운팅 값과 및 누적 패일 카운팅 값을 증가시키는 단계; 및

상기 연속 또는 누적 패일 카운팅 값이 설정된 횟수 기준값 이상인 경우에 자동 샌딩 명령을 생성하여 프로브 팁 샌딩이 자동으로 수행되도록 하는 단계를 가짐을 특징으로 하는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법.

【청구항 2】

제1항에 있어서, 상기 설정된 접촉저항 기준값은 하나 또는 복수개의 다이에 대한 패드 오픈/쇼트 테스트 진행중에 저항값 측정 프로그램에 의해 측정된 저항값들을 누적하여 평균값을 계산한 다음, 그 계산된 평균값에 허용 저항오차를 합하여 설정한 것을 특징으로 하는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법.

【청구항 3】

제1항에 있어서, 상기 연속 페일 카운팅 값에 대한 횡수 기준값은 통계적 데이터에 의해 설정된 값임을 특징으로 하는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법

【청구항 4】

제1항에 있어서, 상기 누적 페일 카운팅 값에 대한 횡수 기준값은 통계적 데이터에 의해 설정된 값임을 특징으로 하는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법

【청구항 5】

제1항에 있어서, 상기 프로브 팁 샌딩은 EDS 테스트 공정에서 수행되는 것을 특징으로 하는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어방법.

【청구항 6】

반도체 소자 테스트 장치의 프로브 팁 샌딩 제어장치에 있어서:

프로브 카드에 연장된 프로브 팁들을 샌딩하기 위한 샌딩 메카니즘과;

웨이퍼 레벨에서 프로빙된 칩 내의 모든 패드들에 대한 저항값을 측정하여 저장하고, 상기 저장된 저항값들 중에서 최대 저항값이 설정된 접촉저항 기준값 이상이면 연속 페일 카운팅 값과 및 누적 페일 카운팅 값을 증가시키고, 상기 연속 또는 누적 페일 카

운팅 값이 설정된 횃수 기준값 이상인 경우에 자동 샌딩 명령을 생성하여 상기 샌딩 메카니즘을 구동하는 샌딩 구동부로 인가하는 제어부를 구비하여, 상기 프로브 팁들에 대한 샌딩이 자동으로 수행되도록 하는 것을 특징으로 하는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어장치.

【청구항 7】

제6항에 있어서, 상기 제어부에 연결되고 상기 연속 페일 카운팅 값과 및 누적 페일 카운팅 값을 증가시키기 위한 카운터들을 더 구비함을 특징으로 하는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어장치.

【청구항 8】

제6항에 있어서, 상기 설정된 접촉저항 기준값은 하나 또는 복수개의 다이에 대한 패드 오픈/쇼트 테스트 진행중에 저항값 측정 프로그램에 의해 측정된 저항값들을 누적하여 평균값을 계산한 다음, 그 계산된 평균값에 허용 저항오차를 합하여 설정한 것을 특징으로 하는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어장치.

【청구항 9】

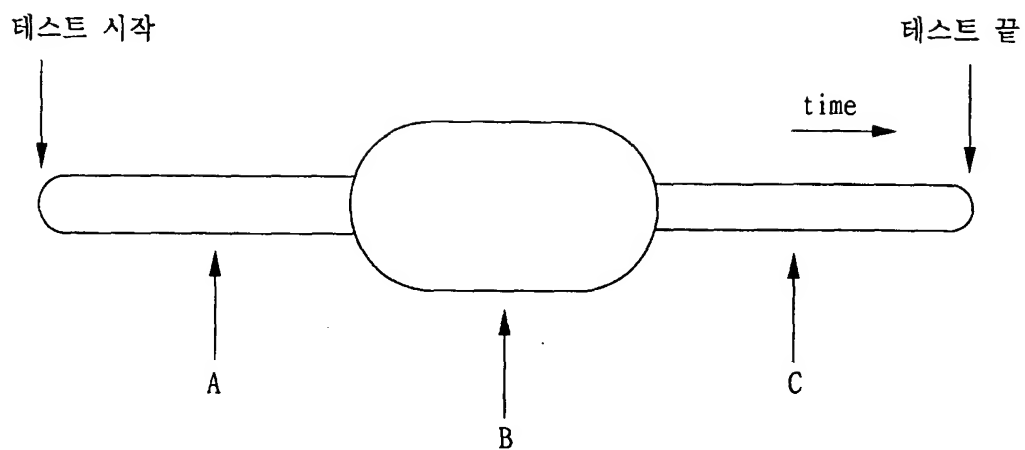
제6항에 있어서, 상기 연속 펄스 카운팅 값에 대한 횡수 기준값은 통계적 데이터에 의해 설정된 값을 특징으로 하는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어장치

【청구항 10】

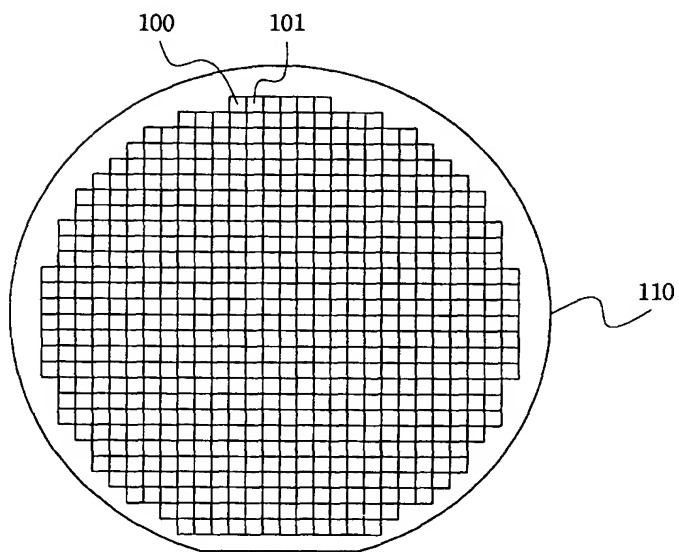
제6항에 있어서, 상기 누적 펄스 카운팅 값에 대한 횡수 기준값은 통계적 데이터에 의해 설정된 값을 특징으로 하는 반도체 소자 테스트 장치의 프로브 팁 샌딩 제어장치

【도면】

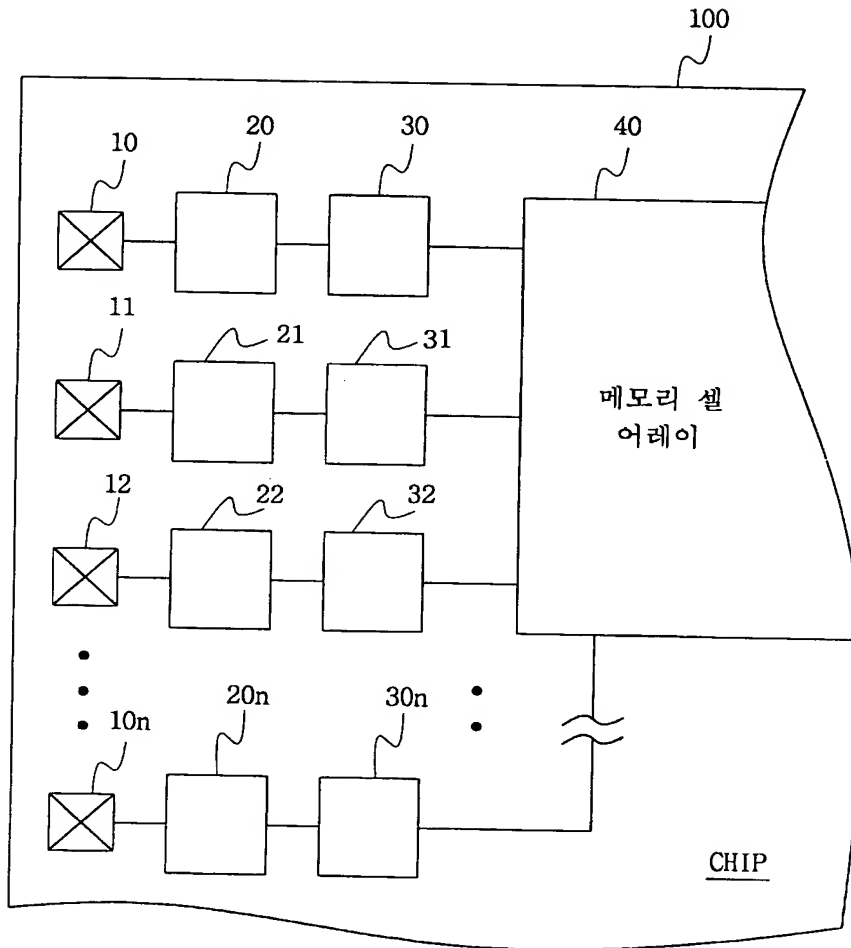
【도 1】



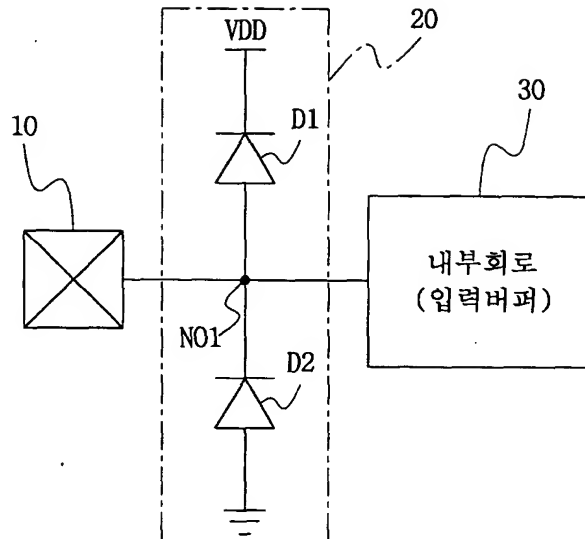
【도 2】



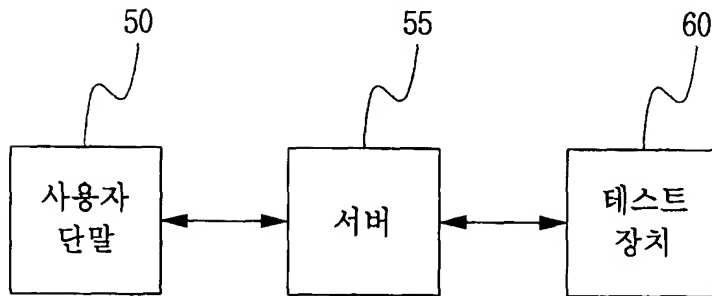
【도 3】



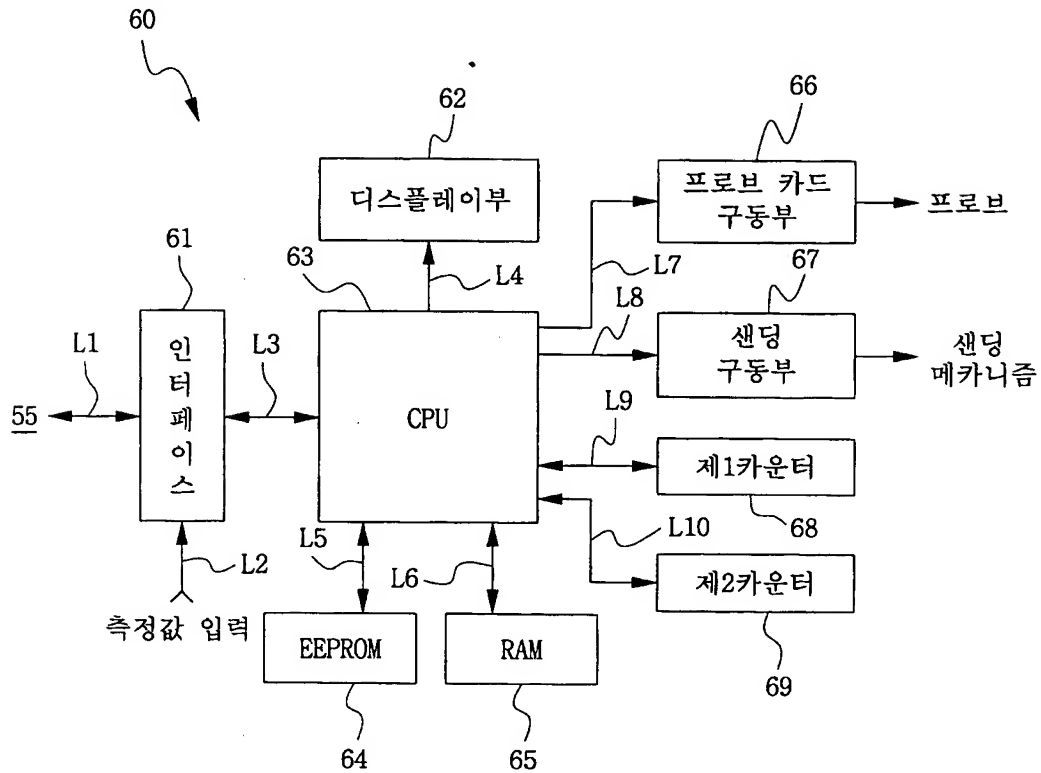
【도 4】



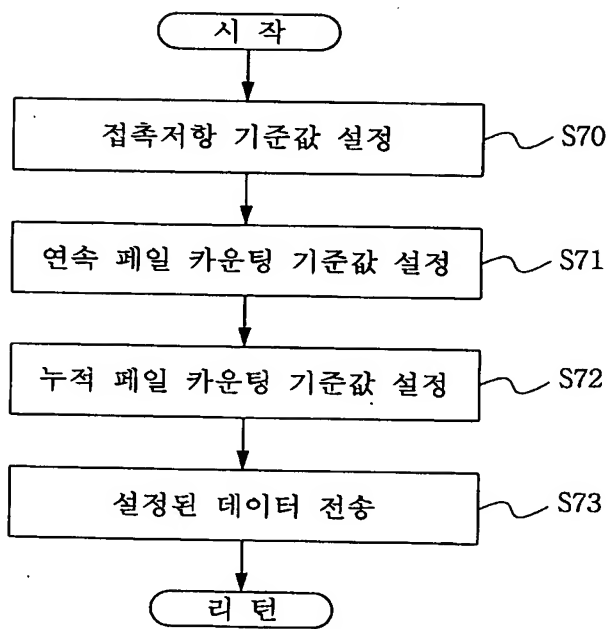
【도 5】



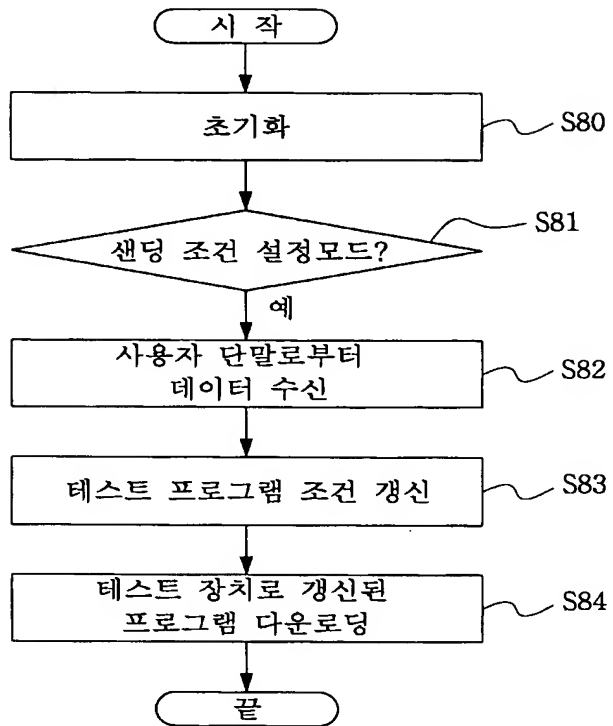
【도 6】



【도 7】



【도 8】



【도 9】

